

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-118643

(43)Date of publication of application : 21.05.1991

(51)Int.Cl.

G06F 11/34
G01R 13/28

(21)Application number : 02-260283

(71)Applicant : SONY TEKTRONIX CORP

(22)Date of filing : 28.09.1990

(72)Inventor : RONARUDO EMU JIYAKUSON

(30)Priority

Priority number : 89 414337 Priority date : 29.09.1989 Priority country : US

(54) DATA FETCHING METHOD

(57)Abstract:

PURPOSE: To accurately specify the time relation of stored data by writing the input data and the time stamp information on the input data for each trigger event and reusing the memory sections to continuously write the new data.

CONSTITUTION: An entire memory is divided into 6 memory sections A - F. The trigger conditions are defined and a logic analyzer is started. Thus the flow of the fetched data is first supplied to the memory section A. If the section A is filled before generation of a 1st trigger event, a memory address controller designates the first address from the last address of the section A and writes the new data on the old data. Then the time relation of data can be reformed by a time stamp function which records the fetching time point of those fetched data.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

Best Available Copy

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-118643

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)5月21日

G 06 F 11/34
G 01 R 13/28

B 8522-5B
L 8203-2G
J 8203-2G

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 データ取込み方法

⑯ 特 願 平2-260283

⑰ 出 願 平2(1990)9月28日

優先権主張 ⑱ 1989年9月29日 ⑲ 米国(US) ⑳ 414337

㉑ 発 明 者 ロナルド・エム・ジャ クソン アメリカ合衆国オレゴン州97225 ポートランド サウスウエスト パーンズ・ロード 7532-シー

㉒ 出 願 人 ソニー・テクトロニク ス株式会社 東京都品川区北品川5丁目9番31号

明 細 書

【産業上の利用分野】

1. 発明の名称

データ取込み方法

2. 特許請求の範囲

複数のメモリ・セクションを含むメモリに入力データを取込むデータ取込み方法であって、

(a) 上記メモリ・セクションの1つにトリガ・イベントの発生に応じて上記入力データ及び該入力データの記憶時点を表すタイムスタンプ情報を記憶し、

(b) 全ての上記メモリ・セクションが使用されるまで上記ステップ(a)を繰り返す、

(c) 上記メモリ・セクションを再使用することにより、上記ステップ(a)を繰り返して新しいデータを記憶し、

(d) 上記メモリ・セクションへのデータ記憶を停止して上記メモリのデータ取り込みを完了することを特徴とするデータ取り込み方法。

3. 発明の詳細な説明

本発明は、ロジック・アナライザ等のメモリにデータを取込む方法に関する。

【従来技術及び発明が解決しようとする課題】

ロジック・アナライザは、マイクロ・プロセッサのアドレス線、データ線、制御線等の数多くの論理信号線からのデジタル・データを取込み解析する装置である。ロジック・アナライザは、周期的にこれら論理信号の各々を基準しきい値と比較し、各信号線の論理状態が高状態か低状態かを判断する。

トリガ部又はトリガ機構により、ユーザは、どの時点で關心あるどのデータを取込むかを指定することが出来る。たとえ最大の記憶容量を持つメモリを使用したとしても、高速電子システムで発生する全てのデータを取り込んでいたのでは、すぐにメモリは一杯になってしまうので、どのデータを取込むかを決定する為のプロセスが極めて重要になる。被試験装置のデータは、通常循環型のメモリに送られる。このメモリは、指定した期間

に達するまで繰り返し重ね書きし、何度でも無意味な情報をメモリに書き込むことが出来る。

トリガ条件が満たされる（これをトリガ・イベントの発生ともいう）と、循環型メモリへの新しいデータの流れが遮断され、メモリに既に書き込まれたデータが保存される。これは、トリガ・イベントの発生に応じてすぐに実行することが出来る。その後のメモリの内容は、全てトリガ・イベントの発生以前に起こった動作を示すデータ、即ちブリトリガ・データとなる。これとは反対に、トリガ・イベントの発生後も引き続いてメモリ容量分だけ書き込みを続けた場合には、メモリの内容は、トリガ条件の発生後すぐに起こった動作を示すデータ、即ちポスト・トリガ・データとなる。通常は、トリガ位置の選択によって、ブリ・トリガ・データ及びポスト・トリガ・データの多くの組み合わせの中から任意の1つを選択することが出来る。ユーザがどのような組み合わせを選択するかは、解決しようとする問題によって決まり、トリガ機構をプログラムすることにより、その問題の

その反復データが異なって生じる場合を検索したいことがある。しかし、ある種の問題の場合には、最初のN個のトリガ・イベントの回りの動作を観測するだけでは何等問題の解決には役立たない場合がある。またある場合には、何か未知の原因によりトリガ・イベントの発生が停止する前のN個のトリガ・イベント付近のデータを検査する機能が欲しいこともある。

例えば、ディスク・ドライブから連続的にデータ・ブロックを受けるコンピュータが間欠的に動作異常をきたし、そのコンピュータが受けるデータの中にその動作異常の原因があると思われる場合がある。そのような場合、オペレータは、最後のいくつかのデータ・ブロック・リクエスト付近のデータ及び他の動作を検査出来ることが望ましい。データ・ブロック・リクエストの発生毎にトリガ・イベントを発生するようにトリガ条件を定義出来る。その後、被試験装置がもはやトリガ条件を発生していないことをオペレータが気づいたとき、最後のトリガ・イベント付近の動作及びそのトリ

発生する付近にどのようなトリガ条件でも適宜指定することが出来る。

カズオ・ノグチによる米国特許第4654848号「マルチ・トリガ・ロジック・アナライザ」は、複数のデータ取込みを実行するために複数のトリガを指定可能なロジック・アナライザを開示している。これらの複数のデータ取込みから得たデータを記憶する為に、このロジック・アナライザのメモリは、数多くの小容量メモリ・セクションに区分されている。このロジック・アナライザのトリガ機構は、多くのトリガ条件の各々を異なるデータ・パターンに指定することが出来るように、動作中にワード・レコグナイザの値を変更することが可能である。この機能により、メモリの各部分を明確な非反復データ取込みに使用することが可能になる。

区分した取込みメモリは、多数のデータ取込みに対して同じトリガ条件を使用する場合にも利用することが可能である。例えば、特定の反復トリガ・イベントの付近のデータを繰り返し取込み、

ガ・イベントの前のいくつかのトリガ・イベントを観測して動作異常の原因を確認したいことがある。

ロジック・アナライザは、取込みメモリの外に基準メモリ又は複数の基準メモリを有し、1つのセットのデータをセーブしながら、他のセットのデータを取込むことが出来るものもある。単一の基準メモリを有するロジック・アナライザを用いても、繰り返しデータを取込み、取込みメモリの内容の各データを基準メモリにコピーすることが出来る。この機能により最後に発生したトリガ・イベント付近のデータを観測出来るが、最後から遡って2番目及び3番目のトリガ・イベント付近の情報は得られない。多数の基準メモリを備えたロジック・アナライザの場合には、2以上のトリガ・イベントに関するデータを記憶出来るが、メモリ間でデータを転送するのにかなりの時間がかかるので、測定に時間的ギャップが生じ、いくつかのトリガ・イベントが生じててもそれに関連するデータを取り込めない場合も起こり得る。

従って、本発明の目的は、一連のトリガ・イベントの最後のイベント付近のデータを取込むと共に、最後のトリガ・イベントの前のいくつかのトリガ・イベント付近のデータも取り込める方法を提供することである。

【課題を解決するための手段及び作用】

本発明は、一連のトリガ・イベントの最後のイベント付近のデータを取込むと共に、最後のトリガ・イベントの前のいくつかのトリガ・イベント付近のデータも一緒に取り込める方法を提供している。取込みメモリは、 N 個のメモリ・セクションに分割され、測定したいトリガ条件が定義される。その後、この同じトリガ条件を用いて繰り返しデータの取込みが実行される。最初に、これら取込み動作毎のデータは N 個のメモリ・セクションの各々に記憶される。これらメモリ・セクションの全てが一旦一杯になっても尚トリガ・イベントが発生している場合には、取込みメモリは、最初に記憶されたのと同じ順番で、トリガ・イベントの発生がないことが確認されるか、外部条件が

と、取り込まれたデータの流れは最初にメモリ・セクションAに供給される。もしこのメモリ・セクションAが第1トリガ・イベントの発生以前に一杯になったならば、メモリ・アドレス・コントローラ（図示せず）は、セクションAの最後のアドレスから最初のアドレスを指定し、古いデータの上に新しいデータを重ね書きしていく。

このデータ取込みで第1トリガが発生すると、メモリ・アドレス・コントローラは、メモリ・セクションBの最初のアドレスを指定して、セクションAに第1トリガ・イベント以前のデータを残す。あるいは、セクションAのデータの全て又は一部分がもう一度新しいデータに置換されるまで多数の取込みサイクル期間だけこの動作を繰り返しても良い。この遅延時間はオペレータがトリガ位置を選択することにより調整可能である。オペレータがトリガ・イベントの前よりも後に起こった現象を観測したい場合には、最大遅延時間に設定され、データの流れがセクションBに移る前にセクションAの内容の全てを一度重ね書きする。

変化したことが確認されるまで必要な回数だけ再度使用され、その確認された時点でロジック・アナライザの動作が停止する。このとき、メモリ・セクションの1つには最後のトリガ・イベント付近のデータが記憶されている。もう1つのメモリ・セクションには、ロジック・アナライザの動作停止直前の動作を表すデータが記憶されている。残りの $(N-2)$ 個のメモリ・セクションには、最後のトリガ・イベント以前に発生したトリガ・イベント付近のデータが夫々記憶されている。これら取込みデータの取込み時点を記録するタイム・スタンプ機能によりデータの時間関係を再構築出来る。

【実施例】

第2図は、本発明で用いるロジック・アナライザの取込みメモリのブロック図で、多数の循環メモリを含む循環型構成になっている。この例では、メモリ全体が6つのメモリ・セクションA、B、C、D、E及びFに分割されている。トリガ条件が定義され、ロジック・アナライザが起動される

いずれの場合でも第1トリガ・イベント付近のデータがメモリ・セクションAに残され、現在の取込みデータはセクションBに供給される。このセクションBでも同様に、ロジック・アナライザは第2のトリガ・イベントを待って重ね書き動作を続ける。第2のトリガ・イベントが発生し、ポスト・トリガ・データがセクションBに記憶されると、メモリ・アドレス・コントローラは、データの流れをメモリ・セクションCに変更し、更に同様の動作を繰り返す。

本発明の方法は、予想されるトリガ・イベントの発生回数が、有限の用意されたメモリ・セクションの数より多い場合に有効である。特定のトリガ・イベントが無限に発生し続けた場合、ある任意の時点でロジック・アナライザの動作を停止すると、取り込まれたデータは、ロジック・アナライザの動作停止以前に連続的に発生した多数のトリガ・イベント付近のデータとなる。もしトリガ・イベントの発生回数が用意されたメモリ・セクションの数より少なければ、本発明の技法に頼る

ことなく、全てのトリガ・イベント付近のデータを取込むことが出来る。

特定のトリガ条件のイベントの発生回数が用意されたメモリ・セクションの数より多い場合には、最後のメモリ・セクションFがその特定のトリガ・イベントの6番目の発生に関連するデータで一杯になったときに、メモリ・アドレス・コントローラは、メモリ・セクションAの最初のアドレスに入力データを供給し、そこに記憶されている第1トリガ・イベントに関連するデータの上に新しいデータを重ね書きする。その後、第7番目のトリガ・イベントが発生し、ポスト・トリガ・データがセクションAに書き込まれると、入力データの流は、再びセクションBに供給され、セクションBのデータが上書きされる。このような循環型メモリに循環的に上書きする動作を無期限に繰り返しても良い。

このような循環型メモリを用いた無期限書き込み動作は、ロジック・アナライザの動作が停止するまで継続する。この動作の停止は、オペレータが

場合、又はアナライザ自身がこれ以上のトリガ・イベントの発生がないことを検出して動作を停止した場合の分割されたメモリ内の記憶データの一例を示している。この実施例では、動作の停止以前に10（又は6の倍数プラス4）回のトリガ・イベントの発生があったと仮定している。セクションEは、停止コマンドの直前のデータを含んでいる。セクションDは、最後のトリガ・イベント付近のデータを記憶している。セクションC、B、A及びFは、最後のトリガ・イベント以前に発生した4つの一連のトリガ・イベントに関するデータを夫々記憶している。更に、これら取り込まれた全てのデータは、タイムスタンプ（取込み時点の記録）がされているので、全てのトリガ・イベント及び関連するデータ間の時間関係を明確に再生することが出来る。

第1図は、本発明の方法の好適実施例を示す流れ図であり、ステップの順序の概要を示している。最初に、ロジック・アナライザの取込みメモリを多数のメモリ・セクションに分割する。次に、ユ

手動でロジック・アナライザを停止させるか、外部信号に応じてロジック・アナライザが停止するようにプログラムするか、又は選択された期間タイマーがトリガの発生を検出しない時に停止させるようにしても良い。オペレータは、被測定システムがこれ以上トリガ・イベントを発生しない既知のモードに入ったことに気付くかも知れないし、又はトリガの発生が停止したことを例えばロジック・アナライザの前面パネルから確認する他の方法があるかも知れない。あるいは、被測定システム内で関心のあるイベントが発生したことを示す外部信号、例えば他のロジック・アナライザからの信号の発生に応じてロジック・アナライザが動作を停止するように、オペレータは調整することも出来よう。この場合、オペレータは最後のトリガ・イベントよりも外部信号で示された変化の前の一連のトリガ・イベントにより関心があるかも知れない。

第3図は、トリガ・イベントの発生が停止し、ロジック・アナライザの動作が手動で停止された

アナライザがトリガ条件を定義する。その後、ユーザがロジック・アナライザを起動する。ロジック・アナライザは、第1のトリガ・イベントが発生するまで第1メモリ・セクションにデータを書込み続ける。ここでは多数回トリガ・イベントが発生すると仮定する。トリガ・イベントが発生すると、ユーザが選択したポスト・トリガの書き込み動作を実行した後にロジック・アナライザはそのセクションのデータ書き込みを停止し、次のセクションへのデータ書き込みを開始する。全てのメモリ・セクションが一旦満たされるまではトリガ・イベントの発生毎に次々と書き込みメモリ・セクションが移動して行き、全てのセクションが一杯になると、循環的にメモリ・セクションが再使用される。ユーザが又はロジック・アナライザの自動的トリガ監視機能により、トリガ・イベントの発生が停止したか又は関心のある外部イベントが発生したと判断されると、ロジック・アナライザの動作が停止する。

本発明の方法により取り込まれたデータの表示

を制御するソフトウェアは、次のようないくつかの情報を失ってはならない。即ち、データの取込みが停止したとき、どのメモリ・セクションが書き込み中であったかということ、各メモリ・セクション内の最も古いデータと最も新しいデータとの境界位置、全てのメモリ・セクションが一度だけ使用されたかという点、もし使用されないセクションがあれば、どのセクションが使用されなかったかという点、及びロジック・アナライザの動作停止直前に取り込まれたデータを記憶しているセクションの全体が少なくとも一回データを書き込まれたかどうかという点等である。最後の情報は、そのメモリ・セクションの最も古いデータがそのセクションの最初のアドレスに存在するか、又は最新データと最古データの境界の直後に存在するかを知る為に必要である。また、各メモリ・セクションに完全にデータが書き込まれるまでは次のセクションに書き込み動作が移らないという条件が有効でない場合には、各メモリ・セクションの全アドレスに少なくとも一回データが書き込まれたか

有効に処理され、プリ・トリガの書き込み量の不足分はポスト・トリガの書き込み量に加算され、そのメモリ・セクション全体が適正に使用されるように補償される。

ロジック・アナライザに適切な機能の装備が可能であれば、各メモリ・セクションに最後にデータを書き込んだ位置のタイムスタンプ情報を記憶し、このタイムスタンプ情報により、そのセクションの書き込みデータの最初の位置を参照出来るようにすることが望ましい。これにより、各メモリ・セクションからのデータを全て適正な時間関係を有する1つのタイミング・ダイアグラムとして表示することが出来るので、通常的手段、例えばカーソル間の全てのデータの時間差を読み取ることが可能である。

各メモリ・セクションにおいてトリガ・イベントの発生する時点を記憶することも有用である。そうすれば、ユーザの為に各メモリ・セクションのトリガ点を表示することが出来る。各メモリ・セクションの終了点に対応するカウンタ又はタイ

否かという情報が必要になる。もし、書き込まれていれば、最新のデータの次に最古のデータが存在する。もし書き込まれていなければ、最古のデータは、そのセクションの最初のアドレスに存在することになる。

第1トリガ・イベントが発生し、このトリガの後で第1メモリ・セクションが所定のポスト・トリガ動作でデータを書き込んでいる時に第2トリガ・イベントが発生しても、この第2トリガ・イベントは無視される。この第2トリガ・イベントを発生させたデータは通常のデータと同様に記憶される。これと同じことは、別の場合、例えばデータ・クオリフィケーションによってデータが有効化されていないときにも起こり得る。このデータ・クオリフィケーションとは、ある基準を満たすデータのみを記憶する周知の技法である。

メモリ・セクションがプリ・トリガの書き込み動作を実行しており、オペレータが選択したプリ・トリガの書き込み量を書き込まないうちにトリガ・イベントが発生すると、このトリガ・イベントは

マーの値も記憶されている。もし30nsの計数を完了しないうちに次のメモリ・セクションに移った場合には、カウンタは計数を停止し、その計数値はステータス・ビット付きの蓄積レジスタに記憶され、そのステータス・ビットにより、所定の計数が完了していないことが指示される。これにより、カウンタ又はタイマーは次のトリガ・イベントを探索する準備をすることが出来る。その後、この蓄積レジスタの値はRAM（ランダム・アクセス・メモリ）に移され、トリガ及び部分的なデータ取込みに関する他の情報と関連付けられる。これら全ての情報によりユーザは、トリガ・イベントの再発生の停止につながる被測定システムの動作の変化を容易に判断することが可能になる。

以上本発明の好適実施例について説明したが、本発明はここに説明した実施例のみに限定されるものではなく、本発明の要旨を逸脱することなく必要に応じて種々の変形及び変更を実施し得ることは当業者には明らかである。

【発明の効果】

本発明のデータ取込み方法によれば、複数のメモリ・セクションに順次トリガ・イベント毎に入力データ及びそのデータのタイムスタンプ情報を書き込み、全てのメモリ・セクションが使用された場合に更にメモリ・セクションを再使用して新しいデータを書き込み続けるので、データ取込みを停止した時、最後のトリガ・イベント付近のデータの外にそれ以前の複数のトリガ・イベント付近のデータも記憶出来ると共に各メモリ・セクション毎のタイムスタンプ情報から記憶データの時間関係を正確に特定出来る。

4. 図面の簡単な説明

第1図は、本発明のデータ取込み方法の一実施例を示す流れ図、第2図は、複数のメモリ・セクションのデータの流れを示すブロック図、第3図は、データ取込みを停止したときの記憶データの一例を示す図である。

特許出願人 ソニー・エレクトロニクス株式会社

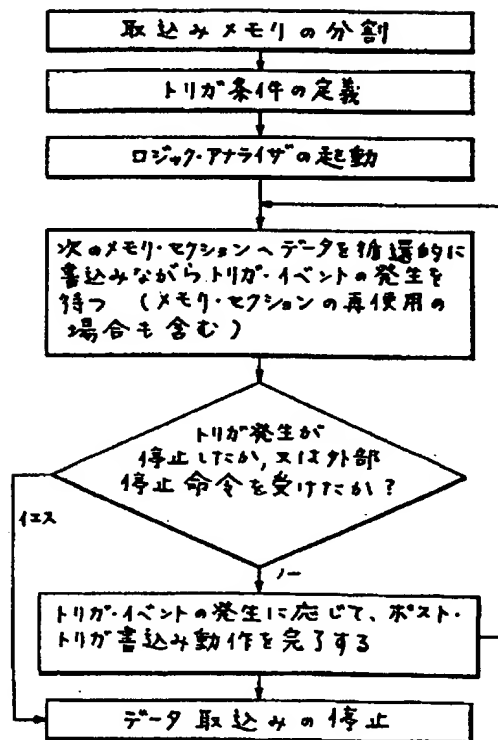


FIG.1

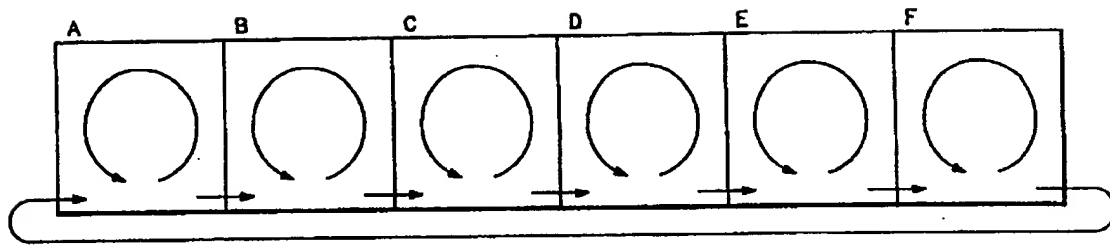


FIG. 2

A	B	C	D	E	F
最後から4番目の トリガのデータ	最後から3番目の トリガのデータ	最後から2番目の トリガのデータ	最後の トリガのデータ	停止直前の データ	最後から5番目の トリガのデータ

FIG. 3

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.